

OSCILLATING MODULE AND ELECTRONICS DEVICE USING IT

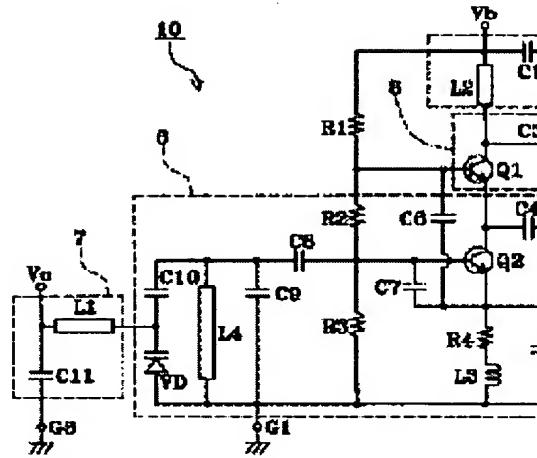
Patent number: JP2003163538
Publication date: 2003-06-06
Inventor: HAYAFUJI HISAO; GOMA SHINJI
Applicant: MURATA MFG CO LTD
Classification:
 - international: H03B5/12
 - european:
Application number: JP20010360035 20011126
Priority number(s):

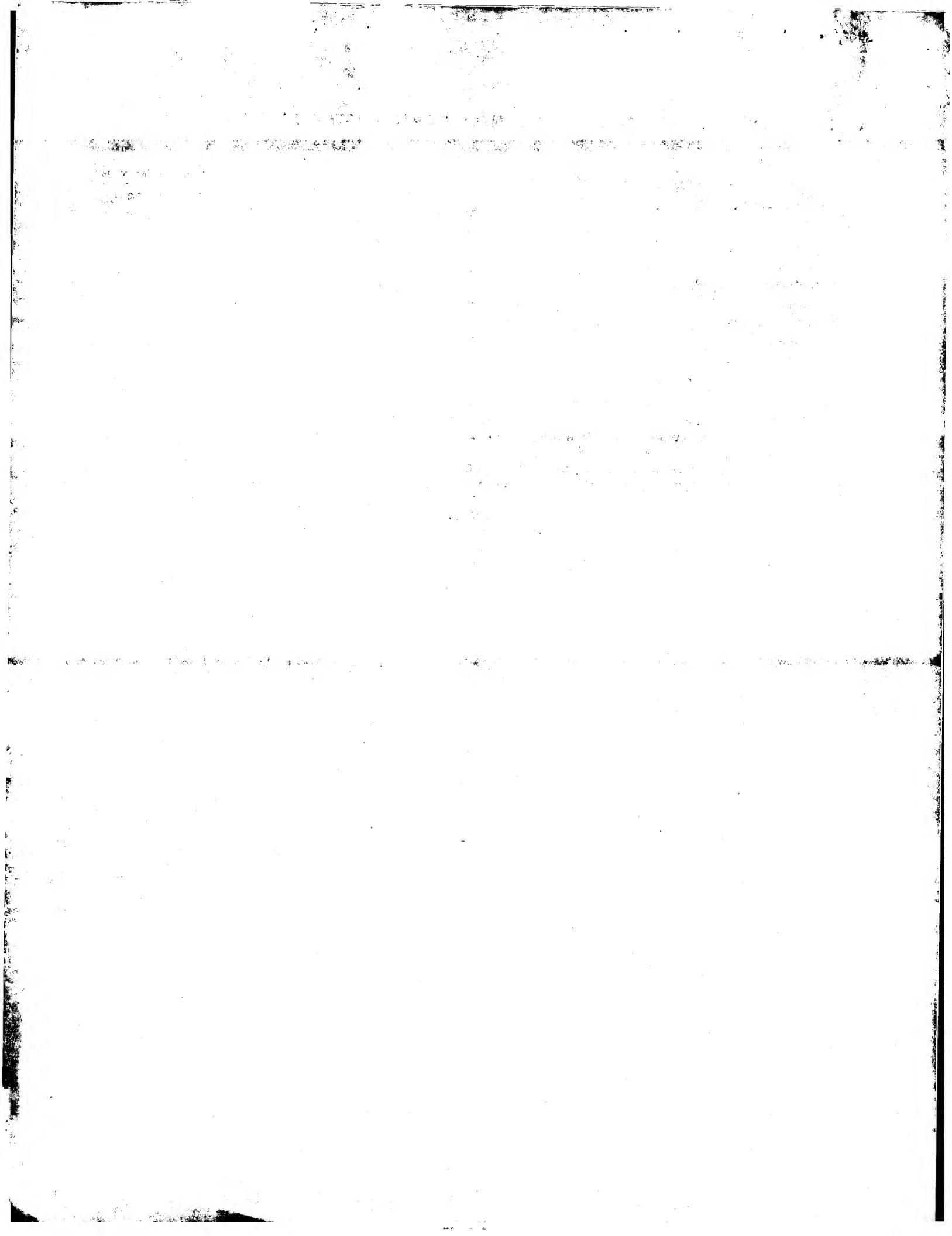
Also published as
 US200309
 GB23832C

Abstract of JP2003163538

PROBLEM TO BE SOLVED: To provide an oscillating module which is hard to be influenced by extraneous high frequency wave noises when implemented on a printed board, and an electronics device using it.

SOLUTION: High frequency wave oscillating circuit 6 ground is connected to a side ground terminal G1 of which ground is different from that of the D.C. voltage input 5, a control voltage input 7, and the buffering amplification circuit 8 on the circuit board. An adverse effect becomes lower because high frequency noises which are input out of terminals of an oscillating module are prevented from coming into the high frequency oscillating circuit part without earthing by parasitic inductance elements of the side ground terminal.





(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-163538

(P2003-163538A)

(43)公開日 平成15年6月6日 (2003.6.6)

(51)Int.Cl.⁷

H 03 B 5/12

識別記号

F I

H 03 B 5/12

マーク(参考)

G 5 J 0 8 1

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21)出願番号 特願2001-360035(P2001-360035)

(22)出願日 平成13年11月26日 (2001.11.26)

(71)出願人 000006231

株式会社村田製作所

京都府長岡市天神二丁目26番10号

(72)発明者 早藤 久夫

京都府長岡市天神二丁目26番10号 株式会社村田製作所内

(72)発明者 郷間 真治

京都府長岡市天神二丁目26番10号 株式会社村田製作所内

Fターム(参考) 5J081 AA03 AA11 BB01 CC02 CC30

DD03 DD17 DD24 EE03 EE09

EE18 GG05 JJ12 KK02 KK09

KK22 LL00 MM01 MM06

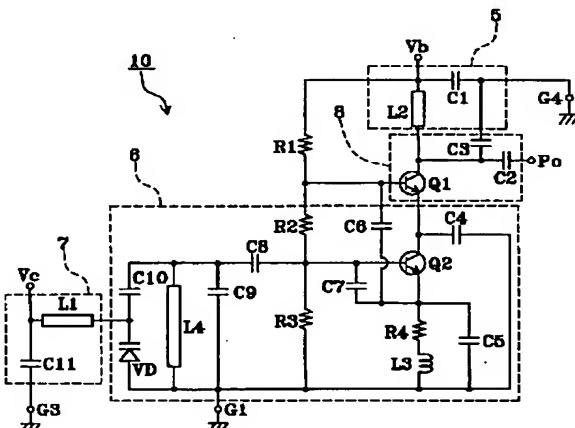
(54)【発明の名称】 発振器モジュールおよびそれを用いた電子装置

(57)【要約】

【課題】 プリント基板などに実装したときに外部からの高周波ノイズなどの影響を受けにくい発振器モジュールおよびそれを用いた電子装置を提供する。

【解決手段】 高周波発振回路部6のグランドを、回路基板における直流電圧入力部5や制御電圧入力部7、緩衝増幅回路部8のグランドと異なる側面グランド端子G1に接続する。

【効果】 発振器モジュールの各端子から入力された高周波ノイズが側面グランド端子の寄生インダクタンス成分によって接地されずに高周波発振回路部に入るのを防止できるため、その悪影響を受けにくくなる。



【特許請求の範囲】

【請求項1】複数の側面グランド端子を有する回路基板に直流電圧入力部と高周波発振回路部が形成された発振器モジュールにおいて、

前記直流電圧入力部のグランドと前記高周波発振回路部のグランドが互いに異なる側面グランド端子に接続されていることを特徴とする発振器モジュール。

【請求項2】前記回路基板に緩衝増幅回路部が形成されており、該緩衝増幅回路部のグランドが前記高周波発振回路部のグランドと異なる側面グランド端子に接続されていることを特徴とする、請求項1に記載の発振器モジュール。

【請求項3】前記緩衝増幅回路部のグランドが前記直流電圧入力部のグランドと異なる側面グランド端子に接続されていることを特徴とする、請求項2に記載の発振器モジュール。

【請求項4】前記高周波発振回路部が電圧制御可変容量素子を備えるとともに前記回路基板に前記電圧制御可変容量素子に制御電圧を印加するための制御電圧入力部が形成されており、該制御電圧入力部のグランドが前記高周波発振回路部のグランドと異なる側面グランド端子に接続されていることを特徴とする、請求項1ないし3のいずれかに記載の発振器モジュール。

【請求項5】請求項1ないし4のいずれかに記載の発振器モジュールを用いたことを特徴とする電子装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は発振器モジュールおよびそれを用いた電子装置、例えば携帯電話用の局部発振器として用いられる発振器モジュールおよびそれを用いた電子装置に関する。

【0002】

【従来の技術】図6に、従来の発振器モジュールの斜視図を示す。図6において、発振器モジュール1は、回路基板2と、回路基板2の上部および内部に搭載された回路部品(図示せず)と、回路基板2の上部を覆う金属製のカバー3から構成されている。回路基板2の側面には複数の側面グランド端子G1(図示せず)、G2、G3、G4(図示せず)と電源端子Vb、出力端子Po、制御電圧入力端子Vc(図示せず)が形成されている。カバー3の側面には4つの爪部が形成されており、それぞれ側面グランド端子G1～G4に半田付されている。これらの側面グランド端子G1～G4は、例えば発振器モジュール1を携帯電話のプリント基板に搭載するときに、プリント基板に形成されたグランド電極に半田付けなどで接続される。

【0003】ここで、図7に、回路基板2の底面図を示す。発振器モジュール1の底面でもある回路基板2の底面は略全面が底面グランド電極Gaとなっており、4つの側面グランド端子G1～G4は全て底面グランド電極

Gaと接続されている。回路基板2の側面に形成された電源端子Vb、出力端子Po、制御電圧入力端子Vcと底面グランド電極Gaの間には短絡を防止するギャップが形成されている。なお、回路基板2の作成の都合で、どこにも接続されない不必要的端子NCが1つ設けられている。

【0004】図8に、発振器モジュール1の回路図を示す。図8において、発振器モジュール1は、トランジスタQ1、Q2、抵抗R1～R4、コンデンサC1～C11、インダクタンス素子L1～L4、および電圧制御可変容量素子であるバラクタダイオードVDから構成されている。このうち、インダクタンス素子L1～L4は、回路基板2の表面あるいは内部に形成されたマイクロストリップ線路やストリップ線路などで構成される。

【0005】ここで、トランジスタQ2は、コレクタがコンデンサC4を介して高周波的に接地され、発振用の負性抵抗回路を構成する。また、インダクタンス素子L4とコンデンサC8～C10、およびバラクタダイオードVDは発振用の共振回路を構成する。制御電圧入力端子VcはバラクタダイオードVDのカソードに直流電圧を印加するための端子で、外部から制御電圧入力端子Vcを介してバラクタダイオードVDに不必要的高周波信号(ノイズ)が入力されないように、チョークとしてのインダクタンス素子L1とバイパスコンデンサとしてのコンデンサC11が設けられている。また、インダクタンス素子L3とコンデンサC5は、トランジスタQ2のエミッタとグランドとの間のインピーダンスを適当な値に設定するために設けられている。

【0006】また、トランジスタQ1はトランジスタQ2で発振した信号の緩衝増幅用に設けられている。トランジスタQ1のエミッタはコンデンサC4を介して高周波的に接地されている。発振信号はコンデンサC6を介してトランジスタQ1のベースに入力され、コレクタからコンデンサC2とC3で構成される整合回路を介して出力端子Poから出力される。電源端子Vbは、カスケード接続された2つのトランジスタQ1、Q2に電圧、電流を供給するための端子で、外部から電源端子Vbを介して不必要的高周波信号(ノイズ)が入力されないように、チョークとしてのインダクタンス素子L2とバイパスコンデンサとしてのコンデンサC1が設けられている。なお、抵抗R1～R4は2つのトランジスタQ1、Q2に適当なバイアス電流を流すために設けられている。

【0007】このように構成された発振器モジュール1において、電源端子Vbからは直流電圧が入力される。そして、理想的にはインダクタンス素子L2とコンデンサC1の接続点には高周波発振信号は存在しない。そこで、インダクタンス素子L2とコンデンサC1で構成され、本来高周波発振信号が存在しない部分を直流電圧入力部5と呼ぶ。

【0008】また、発振器モジュール1において、トランジスタQ2やコレクタ接地用のコンデンサC4、あるいは前述の共振回路を構成する部分など、発振周波数を決定したり正帰還増幅動作が行われるために、高周波発振信号が積極的に存在する部分を高周波発振回路部6と呼ぶ。バラクタダイオードVDは共振回路の主要部をなすので、この高周波発振回路部6に属する。

【0009】また、発振器モジュール1において、制御電圧入力端子Vcからはほぼ直流の制御電圧が入力される。そして、理想的にはインダクタンス素子L1とコンデンサC11の接続点にも高周波発振信号は存在しない。そこで、インダクタンス素子L1とコンデンサC11で構成され、本来高周波発振信号が存在しない部分を制御電圧入力部7と呼ぶ。

【0010】そして、発振器モジュール1において、トランジスタQ1とコンデンサC2とC3で構成される整合回路は、積極的に高周波発振信号が存在する部分ではあるものの、発信の機能はなく高周波発振回路部6とは異なる回路であるため、緩衝増幅回路部8と呼ぶ。

【0011】このような回路構成を有する発振器モジュール1において、インダクタンス素子L3、抵抗R3、コンデンサC9、およびインダクタンス素子L4のそれぞれグランドに接続される端部（以後、接地端と呼ぶ）は、回路基板2の側面に形成された側面グランド端子G1に接続されている。図8においては、この側面グランド端子を円で表記している。また、コンデンサC5とコンデンサC1の接地端は同じく側面グランド端子G2に接続されている。また、コンデンサC11の接地端とバラクタダイオードVDのアノードは同じく側面グランド端子G3に接続されている。そして、コンデンサC4とC5の接地端は側面グランド端子G4に接続されている。そのため、高周波発振回路部6のグランドは側面グランド端子G1、G2、G3、G4の4つに接続され、制御電圧入力部7のグランドは側面グランド端子G3に接続され、直流電圧入力部5のグランドは側面グランド端子G2に接続され、緩衝増幅回路部8のグランドは側面グランド端子G4に接続されることになる。

【0012】以上のように、従来の発振器モジュール1においては、直流電圧入力部5、高周波発振回路部6、制御電圧入力部7、緩衝増幅回路部8と側面グランド端子G1、G2、G3、G4とは、例えば距離的に近いなどの理由で接続され、その関係に特別な法則性はない。

【0013】

【発明が解決しようとする課題】図6ないし図8に示した発振器モジュール1を、例えば携帯電話のメインのプリント基板に搭載する場合、プリント基板のグランドと発振器モジュール1の各側面グランド端子G1～G4は厳密には同電位にはならない。高周波においてはグランドの配線そのものにも寄生インダクタンス成分が存在するため、各側面グランド端子G1～G4とプリント基

板のグランドとの間には、厳密には図9に示す等価回路図のようにそれぞれ寄生インダクタンス成分Z1～Z4が接続されることになる。このような寄生インダクタンス成分の存在は、各側面グランド端子G1～G4が回路基板2の底面に形成された底面グランド電極Gaを介して互いに接続されているからといって、大きく低減されることはない。

【0014】そして、このような実装状態においては、本来トランジスタQ2の高周波的な接地のために理想的にグランドに接続されるべきコンデンサC4の接地端が、寄生インダクタンス成分Z2を介して接地され、その他の接地端もそれぞれ寄生インダクタンス成分を介して接地されることになるため、発振器モジュール1をプリント基板に搭載したときの接地にばらつきが生じ、実装時の発振周波数の変動が大きくなる可能性がある。

【0015】例えば、発振器モジュール1が1.6GHz帯の周波数で発振する場合に、寄生インダクタンス成分Z1～Z4の大きさによって発振周波数がどの程度変化するかをシミュレーションで確認したところ、寄生インダクタンス成分が0nHの時に1673MHzだったものが、0.02nHの時には1663MHz（10MHz低下）となり、0.10nHの時には1624MHz（49MHz低下）となった。

【0016】また、このような実装状態において、発振器モジュール1に、例えば電源端子Vbから何らかの高周波ノイズが入力される場合を考える。高周波ノイズはインダクタンス素子L2を通過できないが、コンデンサC1は通過でき、コンデンサC8と側面グランド端子G4との接続点に達する。側面グランド端子G4は寄生インダクタンス成分Z4を介してグランドから浮いているため、ここまで到達した高周波ノイズはコンデンサC5を介してトランジスタQ2のエミッタに入力される（経路u1）。そのため、この高周波ノイズが発振に悪影響を与え、例えばデジタル方式の携帯電話に用いられた場合であればBER（ピットエラーレート）が劣化する可能性がある。

【0017】また、出力端子Poから高周波ノイズが入力された場合には、同じ理由でコンデンサC2、C5、C4を介してトランジスタQ2のコレクタに入力される（経路u2）。さらに、制御電圧入力端子Vcから高周波ノイズが入力された場合には、コンデンサC11を介してバラクタダイオードVDのアノードに入力される（経路u3）。これらの場合も同様に高周波ノイズが発振に悪影響を与える可能性がある。

【0018】本発明は上記の問題点を解決することを目的とするもので、プリント基板などに実装したときに外部からの高周波ノイズなどの影響を受けにくい発振器モジュールおよびそれを用いた電子装置を提供する。

【0019】

【課題を解決するための手段】上記目的を達成するため

に、本発明の発振器モジュールは、複数の側面グランド端子を有する回路基板に直流電圧入力部と高周波発振回路部が形成された発振器モジュールにおいて、前記直流電圧入力部のグランドと前記高周波発振回路部のグランドが互いに異なる側面グランド端子に接続されていることを特徴とする。

【0020】また、本発明の発振器モジュールは、前記回路基板に緩衝増幅回路部が形成されており、該緩衝増幅回路部のグランドが前記高周波発振回路部のグランドと異なる側面グランド端子に接続されていることを特徴とする。

【0021】また、本発明の発振器モジュールは、前記緩衝増幅回路部のグランドが前記直流電圧入力部のグランドと異なる側面グランド端子に接続されていることを特徴とする。

【0022】また、本発明の発振器モジュールは、前記高周波発振回路部が電圧制御可変容量素子を備えるとともに前記回路基板に前記電圧制御可変容量素子に制御電圧を印加するための制御電圧入力部が形成されており、該制御電圧入力部のグランドが前記高周波発振回路部のグランドと異なる側面グランド端子に接続されていることを特徴とする。

【0023】また、本発明の電子装置は、上記の発振器モジュールを用いたことを特徴とする。

【0024】このように構成することにより、本発明の発振器モジュールにおいては、実装時の発振周波数の変動を小さくすることができる。また、発振器モジュールの各端子から入力される高周波ノイズによる悪影響を受けにくくすることができる。

【0025】また、本発明の電子装置においては、誤動作の低減を図ることができる。

【0026】

【発明の実施の形態】図1に、本発明の発振器モジュールの一実施例の回路図を示す。図1において、図8と同一もしくは同等の部分には同じ記号を付し、その説明を省略する。

【0027】図1に示した発振器モジュール10において、回路の構成要素や接続関係は従来の発振器モジュール1と同じで、ただ、接地の必要な素子と側面グランド端子との接続関係のみが異なっている。すなわち、コンデンサC4、コンデンサC5、インダクタンス素子L3、抵抗R3、コンデンサC9、インダクタンス素子L4の各接地端、およびバラクタダイオードVDのアノードが側面グランド端子G1に接続されている。また、コンデンサC11の接地端が側面グランド端子G3に接続されている。そして、コンデンサC1とコンデンサC3の接地端が側面グランド端子G4に接続されている。なお、側面グランド端子G2には何も接続されていない。

【0028】このように構成することによって、発振器モジュール10においては、高周波発振回路部6の全て

のグランドが側面グランド端子G1に接続され、制御電圧入力部7のグランドが側面グランド端子G3に接続され、直流電圧入力部5と緩衝増幅回路部8のグランドが側面グランド端子G4に接続されていることになる。すなわち、直流電圧入力部5のグランドと前記高周波発振回路部6のグランドは互いに異なる側面グランド端子に接続されている。また、制御電圧入力部7のグランドは高周波発振回路部6のグランドと異なる側面グランド端子に接続されている。さらに、緩衝増幅回路部8のグランドは高周波発振回路部6のグランドと異なる側面グランド端子に接続されている。ただし、緩衝増幅回路部8のグランドと直流電圧入力部5のグランドは同じ側面グランド端子G4に接続されている。

【0029】ここで、このように構成された発振器モジュール10を、携帯電話のメインのプリント基板に搭載する場合を考える。この場合、従来の発振器モジュール1の時と同様に、各側面グランド端子G1、G3、G4とプリント基板のグランドとの間には、厳密には図2に示す等価回路図のようにそれぞれ寄生インダクタンス成分Z1、Z3、Z4が接続されることになる。

【0030】この場合、高周波発振回路部6のグランドがすべて側面グランド端子G1に接続されるため、プリント基板に搭載したときの発振周波数の変動は従来の発振器モジュール1の場合ほど大きくはならない。

【0031】従来例の場合と同様に、発振器モジュール10が1.6GHz帯の周波数で発振する場合に、寄生インダクタンス成分Z1～Z4の大きさによって発振周波数がどの程度変化するかをシミュレーションで確認したところ、寄生インダクタンス成分が0nHの時に1673MHzだったものが、0.02nHの時には1672MHz(1MHz低下)となり、0.10nHの時には1671MHz(1MHz低下)となり、寄生インダクタンス成分による発振周波数の変化が格段に小さくなることがわかる。

【0032】また、このような実装状態において、従来例と同様に、発振器モジュール10に、例えば電源端子Vbから何らかの高周波ノイズが入力される場合を考える。高周波ノイズはコンデンサC1とコンデンサC3を介してトランジスタQ1のコレクタに達するが、直流電圧入力部5や緩衝増幅回路部8のグランドは高周波発振回路部6のグランドとは異なる側面グランド端子G4に接続されているため、高周波ノイズがこれ以上進んで高周波発振回路部6の中に混入することはない(経路u1)。したがって、高周波ノイズが発振に悪影響を与えたり、発振器モジュール10の搭載された携帯電話のBERが劣化するということもない。

【0033】また、出力端子Poから高周波ノイズが入力された場合にも、同じ理由で高周波ノイズが高周波発振回路部6の中に混入することはない(経路u2)。さらに、制御電圧入力端子Vcから高周波ノイズが入力さ

れた場合にも、制御電圧入力部7のグランドは高周波発振回路部6とは異なる側面グランド端子G3に接続されているため、高周波ノイズがこれ以上進んで高周波発振回路部6の中に混入することはない（経路u3）。

【0034】このように、本発明の発振器モジュール10においては、高周波発振回路部6のグランドが直流電圧入力部5や制御電圧入力部7、緩衝増幅回路部8のグランドとは異なる側面グランド端子に接続されているため、実装時の周波数変化が少なく、また外部から入力される高周波ノイズの悪影響を受けて、発振器モジュール10の搭載された携帯電話のBERを劣化させるということもない。

【0035】図3に、本発明の発振器モジュールの別の実施例の等価回路図を示す。図3において、図2と同一もしくは同等の部分には同じ記号を付し、その説明を省略する。なお、この実施例においては等価回路図のみを示し、従来例のような回路図は省略する。

【0036】図3に示した発振器モジュール20において、コンデンサC5、インダクタンス素子L3、コンデンサC9、インダクタンス素子L4の接地端、およびバラクタダイオードVDのアノードが側面グランド端子G1に接続されている。また、コンデンサC4と抵抗R3の接地端が側面グランド端子G2に接続されている。すなわち、高周波発振回路部6のグランドが側面グランド端子G1とG2の2つに分けて接続されている。図2に示した発振器モジュール10との違いはこれだけで、高周波発振回路部6のグランドが直流電圧入力部5や制御電圧入力部7、緩衝増幅部8のグランドと異なる側面グランド端子に接続されていることに違いはない。

【0037】この場合、高周波発振回路部6のグランドが2つの側面グランド端子G1、G2に接続されるため、発振器モジュール10に比べて高周波発振回路部6のグランドの配線の自由度が大きくなるが、プリント基板に搭載したときの発振周波数の変動は従来の発振器モジュール1の場合ほど大きくはならない。

【0038】従来例の場合と同様に、発振器モジュール20が1.6GHz帯の周波数で発振する場合に、寄生インダクタンス成分Z1～Z4の大きさによって発振周波数がどの程度変化するかをシミュレーションで確認したところ、寄生インダクタンス成分が0nHの時に1673MHzだったものが、0.02nHの時には1672MHz（1MHz低下）となり、0.10nHの時には1669MHz（4MHz低下）となり、発振器モジュール10ほどではないが、寄生インダクタンス成分による発振周波数の変化が格段に小さくなることがわかる。

【0039】このように構成された発振器モジュール20においても、発振器モジュール10の場合と同様に各端子から入力された高周波ノイズが高周波発振回路部6の中に混入することはない。したがって、外部から入力

される高周波ノイズの悪影響を受けて、発振器モジュール20の搭載された携帯電話のBERを劣化させるということもない。

【0040】図4に、本発明の発振器モジュールの別の実施例の回路図を示す。図4において、図2と同一もしくは同等の部分には同じ記号を付し、その説明を省略する。なお、この実施例においても等価回路図のみを示し、従来例のような回路図は省略する。

【0041】図4に示した発振器モジュール30において、コンデンサC3の接地端が側面グランド端子G2に接続されている。そして、側面グランド端子G4にはコンデンサC1の接地端のみが接続されている。すなわち、緩衝増幅回路部8のグランドが高周波発振回路部6のグランドだけではなく直流電圧入力部5のグランドとも異なる側面グランド端子G2に接続されている。

【0042】このように構成された発振器モジュール30においては、発振器モジュール10の構成に加えて、さらに直流電圧入力部5と緩衝増幅回路部8のグランドが互いに異なる側面グランド端子に接続されているため、例えば電源端子Vbから入力された高周波ノイズが緩衝増幅回路部8に混入することがない。緩衝増幅回路部8は高周波発振回路部6ほどではないが、外部から混入する高周波ノイズによって発振信号が変調されるなどの悪影響が考えられる。しかしながら、このように構成することによってそのような悪影響を防止することができる。

【0043】なお、上記の各実施例においては、高周波発振回路部6に発振周波数可変用のバラクタダイオードを備え、さらにそれに制御電圧を印加するための制御電圧入力部7を備えた電圧制御発振器モジュールを前提としているが、発振周波数可変機能のない発振周波数固定の発振器モジュールであっても構わないもので、その場合でも制御電圧入力部7を備えた場合と同様の作用効果を奏するものである。

【0044】また、同様に緩衝増幅回路部8に関しても、必ずしも備えていなくても構わないもので、その場合でも緩衝増幅回路部8を備えている場合と同様の作用効果を奏するものである。

【0045】図5に、本発明の電子装置の一実施例の斜視図を示す。図5において、電子装置の1つである携帯電話50は、筐体51と、その中に配置されたプリント基板52と、プリント基板52上に実装された本発明の発振器モジュール10を備えている。

【0046】このように構成された携帯電話50においては、本発明の発振器モジュール10を用いているため、誤動作の低減、例えばデジタル方式の携帯電話におけるBERの低減を図ることができる。

【0047】なお、図5においては電子装置として携帯電話を示したが、電子装置としては携帯電話に限るものではなく、本発明の発振器を用いたものであれば何でも

構わないものである。

【0048】

【発明の効果】本発明の発振器モジュールによれば、高周波発振回路部のグランドを直流電圧入力部や制御電圧入力部、緩衝増幅回路部と異なる側面グランド端子に接続することによって、各端子から入力される高周波ノイズの影響を受けにくくすることができる。

【0049】また、本発明の電子装置によれば、本発明の発振器モジュールを用いることによって、誤動作の低減を図ることができる。

【図面の簡単な説明】

【図1】本発明の発振器モジュールの一実施例を示す回路図である。

【図2】図1の発振器モジュールの等価回路図である。

【図3】本発明の発振器モジュールの別の実施例を示す等価回路図である。

【図4】本発明の発振器モジュールのさらに別の実施例を示す等価回路図である。

【図5】本発明の電子装置の一実施例を示す斜視図である。

【図6】従来の発振器モジュールの外観を示す斜視図で*

*ある。

【図7】図6の発振器モジュールの底面図である。

【図8】図6の発振器モジュールを示す回路図である。

【図9】図8の発振器モジュールの等価回路図である。

【符号の説明】

5…直流電圧入力部

6…高周波発振回路部

7…制御電圧入力部

8…緩衝増幅回路部

10 10、20、30、40…発振器モジュール

Q1、Q2…トランジスタ

C1～C11…コンデンサ

L1～L4…インダクタンス素子

R1～R4…抵抗

VD…パラクタダイオード

Vb…電源端子

Vc…制御電圧入力端子

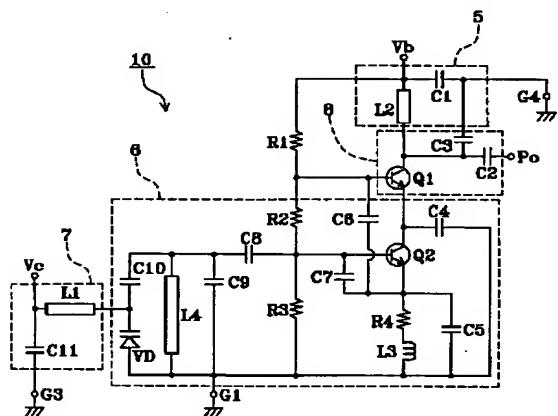
Po…出力端子

G1、G2、G3、G4…側面グランド端子

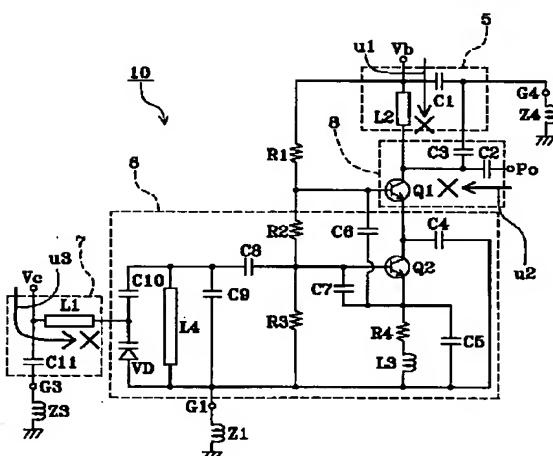
20 Z1、Z2、Z3、Z4…寄生インダクタンス成分

50…携帯電話

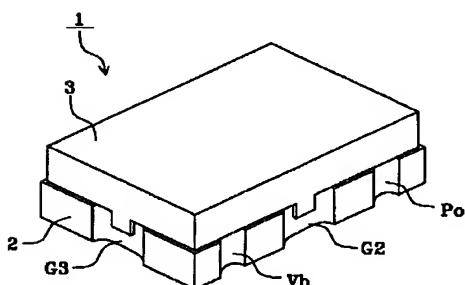
【図1】



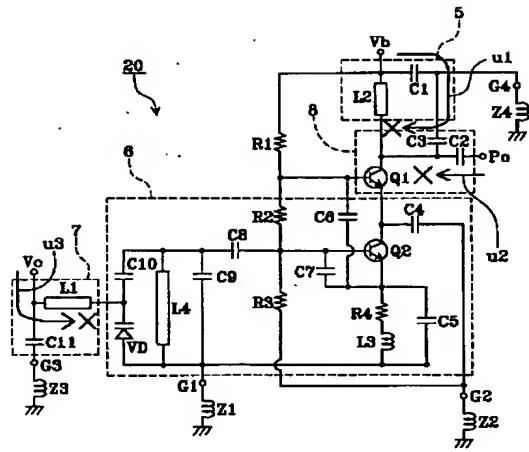
【図2】



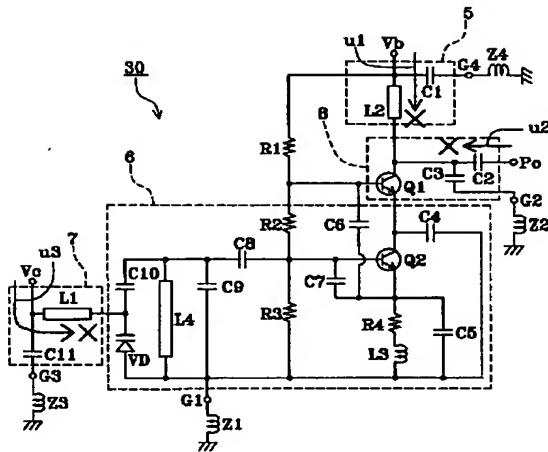
【図6】



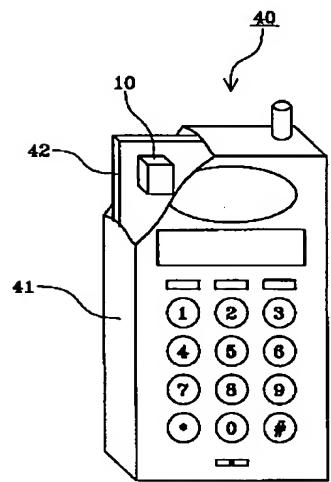
【図3】



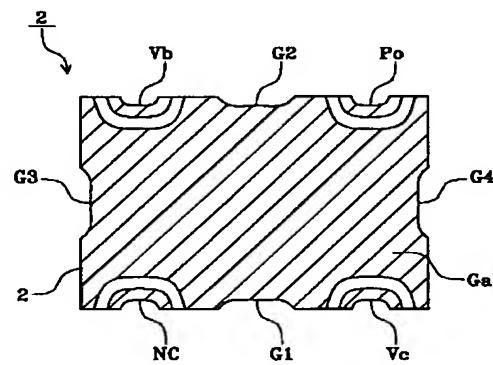
【図4】



【図5】



【図7】



【図8】

